

00213/LH

FRISHAW
767 320
NYC 10
INVENTOR: S. H. H. ET AL

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1 9 9 9 年 9 月 6 日

出 願 番 号
Application Number:

平成 1 1 年 特 許 願 第 2 5 2 1 0 8 号

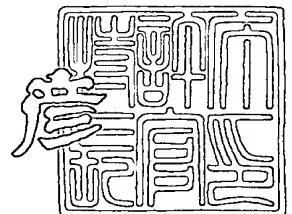
出 願 人
Applicant (s):

カシオ計算機株式会社

2 0 0 0 年 2 月 2 5 日

特 許 庁 長 官
Commissioner,
Patent Office

近 藤 隆 彦



出 証 番 号 出 証 特 2 0 0 0 - 3 0 0 9 9 7 6

【書類名】 特許願

【整理番号】 99-0326-00

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/146
H01L 31/10
H04N 05/335

【発明者】

【住所又は居所】 東京都八王子市石川町 2 9 5 1 番地の 5
カシオ計算機株式会社 八王子研究所内

【氏名】 中村 善亮

【特許出願人】

【識別番号】 000001443

【氏名又は名称】 カシオ計算機株式会社

【代表者】 桎尾 和雄

【代理人】

【識別番号】 100096699

【弁理士】

【氏名又は名称】 鹿嶋 英實

【手数料の表示】

【予納台帳番号】 021267

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9600683

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 フォトセンサシステムの駆動制御方法

【特許請求の範囲】

【請求項 1】 マトリクス状に配列された複数のフォトセンサと、該フォトセンサの第 1 のゲート電極を行方向に接続した第 1 のゲートライン群と、前記フォトセンサの第 2 のゲート電極を行方向に接続した第 2 のゲートライン群と、前記フォトセンサのドレイン電極を列方向に接続したデータライン群と、を備えたフォトセンサシステムの駆動制御方法において、

該フォトセンサシステムの駆動制御方法は、前記第 1 のゲートライン群の所定のラインにリセットパルスを印加して、前記フォトセンサを初期化する第 1 のステップと、

前記初期化終了後、プリチャージパルスに基づいて、前記データライン群の所定のラインに所定のプリチャージ電圧を印加するプリチャージ動作が終了したフォトセンサに対して、前記第 2 のゲートラインを介して読み出しパルスを印加して、前記初期化終了から前記読み出しパルスの印加までの電荷蓄積期間に蓄積された電荷による前記データラインの電圧変化を順次出力する第 2 のステップと、を含み、

前記第 2 のステップにおける前記プリチャージパルスと読み出しパルスの各行毎の印加タイミングは、前記第 1 のステップにおけるリセットパルスと、前記第 2 のステップにおける前記プリチャージパルス及び前記読み出しパルスとの合計時間に設定されていることを特徴とするフォトセンサシステムの駆動制御方法。

【請求項 2】 前記第 1 のステップにおいて、前記リセットパルスを前記第 1 のゲートライン群の各々に同時に印加し、

前記第 2 のステップにおいて、前記データライン群の各々に順次、前記プリチャージ電圧を印加するとともに、前記第 2 のゲートライン群の各々に順次読み出しパルスを印加することを特徴とする請求項 1 記載のフォトセンサシステムの駆動制御方法。

【請求項 3】 前記第 1 のステップにおいて、前記リセットパルスを前記第 1 のゲートライン群の各々に順次印加し、

前記第2のステップにおいて、前記第1のゲートライン群への前記第1のステップにおける前記リセットパルスの印加終了後、前記データライン群の各々に順次、前記プリチャージ電圧を印加するとともに、前記第2のゲートライン群の各々に、前記第1のステップにおける前記第1のゲートライン群への前記リセットパルスの印加順序に対して逆の順序で、読み出しパルスを印加することを特徴とする請求項1記載のフォトセンサシステムの駆動制御方法。

【請求項4】 前記第1のステップにおいて、前記リセットパルスを前記第1のゲートライン群の各々に順次印加し、

前記第2のステップにおいて、前記第1のステップと同期して、前記データライン群の各々に順次、前記プリチャージ電圧を印加するとともに、前記第2のゲートライン群の各々に、前記第1のステップにおける前記第1のゲートライン群への前記リセットパルスの印加順序に対して逆の順序で、読み出しパルスを印加するとともに、前記データライン群への所定のプリチャージ電圧の印加、及び、前記第2のゲートライン群への読み出しパルスの印加が終了し、前記第1のステップにおけるリセットパルスと、前記第2のステップにおける前記プリチャージパルス及び前記読み出しパルスとの合計時間経過後、前記データライン群の各々に順次、前記プリチャージ電圧を印加するとともに、前記第2のゲートライン群の各々に、前記読み出しパルスの印加順序と同じ順序で前記読み出しパルスを印加することを特徴とする請求項1記載のフォトセンサシステムの駆動制御方法。

【請求項5】 前記第1のステップにおけるリセットパルスと、前記第2のステップにおける前記プリチャージパルスと、前記読み出しパルスは、相互に時間的に重ならないように設定されていることを特徴とする請求項1乃至4のいずれかに記載のフォトセンサシステムの駆動制御方法。

【請求項6】 前記第2のステップにおける前記電荷蓄積期間は、前記第1のステップにおけるリセットパルスと、前記第2のステップにおける前記プリチャージパルス及び前記読み出しパルスとの合計時間を基準時間として、該基準時間の整数倍に相当する時間に設定されていることを特徴とする請求項1乃至4のいずれかに記載のフォトセンサシステムの駆動制御方法。

【請求項7】 前記第2のステップにおける前記電荷蓄積期間は、前記第1

のステップにおけるリセットパルスと、前記第 2 における前記プリチャージパルス及び前記読み出しパルスとの合計時間を基準時間として、前記各行毎に異なる長さの時間に設定されていることを特徴とする請求項 2 乃至 4 のいずれか記載のフォトセンサシステムの駆動制御方法。

【請求項 8】 前記フォトセンサは、半導体層からなるチャネル領域を挟んで形成されたソース電極及びドレイン電極と、少なくとも前記チャネル領域の上方及び下方に各々絶縁膜を介して形成されたトップゲート電極及びボトムゲート電極と、を有し、

前記トップゲート電極を前記第 1 のゲート電極とするとともに、前記ボトムゲート電極を前記第 2 のゲート電極とし、前記チャネル領域に前記照射された光の量に対応する電荷が発生、蓄積されることを特徴とする請求項 1 乃至 4 のいずれかに記載のフォトセンサシステムの駆動制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、フォトセンサシステムの駆動制御方法に関し、特に、いわゆる、ダブルゲート構造を有する薄膜トランジスタによるフォトセンサを 2 次元配列して構成されるフォトセンサアレイの駆動制御方法に関する。

【0002】

【従来の技術】

従来、印刷物や写真、あるいは、指紋等の微細な凹凸の形状等を読み取る 2 次元画像の読取装置として、光電変換素子（フォトセンサ）をマトリクス状に配列して構成されるフォトセンサアレイを有する構造のものがある。このようなフォトセンサアレイとして、一般に、CCD（Charge Coupled Device）等の固体撮像デバイスが用いられている。

【0003】

CCD は、周知の通り、フォトダイオードや薄膜トランジスタ（TFT：Thin Film Transistor）等のフォトセンサをマトリクス状に配列した構成を有し、各フォトセンサの受光部に照射された光量に対応して発生する電子－正孔対の電荷

量を、水平走査回路及び垂直走査回路により検出し、照射光の輝度を検知している。

【0004】

このようなCCDを用いたフォトセンサシステムにおいては、走査された各フォトセンサを選択状態にするための選択トランジスタを個別に設ける必要があるため、画素数が増大するにしたがってシステム自体が大型化するという問題を有している。

そこで、近年、このような問題を解決するための構成として、フォトセンサ自体にフォトセンス機能と選択トランジスタ機能とを持たせた、いわゆる、ダブルゲート構造を有する薄膜トランジスタ（以下、ダブルゲート型フォトセンサという）が開発され、システムの小型化、及び、画素の高密度化を図る試みがなされている。

【0005】

以下、ダブルゲート型フォトセンサの構造及び機能について説明する。

図10は、ダブルゲート型フォトセンサの構造を示す断面図である。

図10(a)に示すように、ダブルゲート型フォトセンサ10は、可視光が入射されると電子-正孔対が生成されるアモルファスシリコン等の半導体層11と、半導体層11の両端にそれぞれ設けられた n^+ シリコン層17、18と、 n^+ シリコン層17、18上に形成されたソース電極12及びドレイン電極13と、半導体層11の上方（図面上方）にブロック絶縁膜14及び上部（トップ）ゲート絶縁膜15を介して形成されたトップゲート電極21と、半導体層11の下方（図面下方）に下部（ボトム）ゲート絶縁膜16を介して形成されたボトムゲート電極22と、を有して構成されている。

【0006】

なお、図10(a)において、トップゲート電極21、トップゲート絶縁膜15、ボトムゲート絶縁膜16、及び、トップゲート電極21上に設けられる保護絶縁膜20は、いずれも半導体層11を励起する可視光に対して透過率の高い材質により構成され、一方、ボトムゲート電極22は、可視光の透過を遮断する材質により構成されることにより、図面上方から入射する照射光のみを検知する構

造を有している。

【 0 0 0 7 】

すなわち、ダブルゲート型フォトセンサ 1 0 は、半導体層 1 1 を共通のチャネル領域として、半導体層 1 1、ソース電極 1 2、ドレイン電極 1 3 及びトップゲート電極 2 1 により形成される上部 MOS トランジスタと、半導体層 1 1、ソース電極 1 2、ドレイン電極 1 3 及びボトムゲート電極 2 2 により形成される下部 MOS トランジスタとからなる 2 つの MOS トランジスタの組み合わせた構造が、ガラス基板等の透明な絶縁性基板 1 9 上に形成されている。

そして、このようなダブルゲート型フォトセンサ 1 0 は、一般に、図 1 0 (b) に示すような等価回路により表される。ここで、TG はトップゲート端子、BG はボトムゲート端子、S はソース端子、D はドレイン端子である。

【 0 0 0 8 】

次に、上述したダブルゲート型フォトセンサを 2 次元配列して構成されるフォトセンサシステムについて、図面を参照して簡単に説明する。

図 1 1 は、ダブルゲート型フォトセンサを 2 次元配列して構成されるフォトセンサシステムの概略構成図である。

【 0 0 0 9 】

図 1 1 に示すように、フォトセンサシステムは、大別して、多数のダブルゲート型フォトセンサ 1 0 を n 行 \times m 列のマトリクス状に配列したフォトセンサアレイ 1 0 0 と、各ダブルゲート型フォトセンサ 1 0 のトップゲート端子 TG 及びボトムゲート端子 BG を各々行方向に接続したトップゲートライン 1 0 1 及びボトムゲートライン 1 0 2 と、トップゲートライン 1 0 1 及びボトムゲートライン 1 0 2 に各々接続されたトップゲートドライバ 1 1 1 及びボトムゲートドライバ 1 1 2 と、各ダブルゲート型フォトセンサのドレイン端子 D を列方向に接続したデータライン 1 0 3 と、データライン 1 0 3 に接続されたコラムスイッチ 1 1 3 と、を有して構成される。ここで、 ϕ_{tg} 及び ϕ_{bg} は、それぞれリセットパルス ϕ_{T1} 、 ϕ_{T2} 、 $\dots \phi_{Ti}$ 、 $\dots \phi_{Tn}$ 、及び、読み出しパルス ϕ_{B1} 、 ϕ_{B2} 、 $\dots \phi_{Bi}$ 、 $\dots \phi_{Bn}$ を生成するための基準電圧、 ϕ_{pg} は、プリチャージ電圧 V_{pg} を印加するタイミングを制御するプリチャージ信号である。

【0010】

このような構成において、トップゲートドライバ111からトップゲート端子TGに電圧を印加することによりフォトセンス機能の実現され、ボトムゲートドライバ112からボトムゲート端子BGに電圧を印加し、データライン103を介して検出信号をコラムスイッチ113に取り込んでシリアルデータとして出力(Vout)することにより選択読み出し機能の実現される。

【0011】

次に、上述したフォトセンサシステムの駆動制御方法について、図面を参照して説明する。

図12は、フォトセンサシステムの駆動制御方法を示すタイミングチャートであり、図13は、ダブルゲート型フォトセンサの動作概念図であり、図14は、フォトセンサシステムの出力電圧の光応答特性を示す図である。

【0012】

まず、リセット動作においては、図12、図13(a)に示すように、i番目の行のトップゲートライン101にパルス電圧(リセットパルス;例えば $V_{tg}=+15V$ のハイレベル) ϕ_{Ti} を印加して、各ダブルゲート型フォトセンサ10の半導体層に蓄積されているキャリア(正孔)を放出する(リセット期間 T_{reset})。

次いで、光蓄積動作においては、図12、図13(b)に示すように、トップゲートライン101にローレベル(例えば $V_{tg}=-15V$)のバイアス電圧 ϕ_{Ti} を印加することにより、リセット動作を終了し、キャリア蓄積動作による光蓄積期間 T_a がスタートする。光蓄積期間 T_a においては、トップゲート電極側から入射した光量に応じてチャンネル領域にキャリアが蓄積される。

【0013】

そして、プリチャージ動作においては、図12、図13(c)に示すように、光蓄積期間 T_a に並行して、プリチャージ信号 ϕ_{pg} に基づいてデータライン103に所定の電圧(プリチャージ電圧) V_{pg} を印加し、ドレイン電極13に電荷を保持させる(プリチャージ期間 T_{prch})。

次いで、読み出し動作においては、図12、図13(d)に示すように、プリ

チャージ期間 T_{prch} を経過した後、ボトムゲートライン 102 にハイレベル（例えば $V_{bg} = +10\text{V}$ ）のバイアス電圧（読み出し選択信号；以下、読み出しパルスという） ϕ_{Bi} を印加することにより、ダブルゲート型フォトセンサ 10 を ON 状態にする（読み出し期間 T_{read} ）。

【0014】

ここで、読み出し期間 T_{read} においては、チャネル領域に蓄積されたキャリア（正孔）が逆極性のトップゲート端子 TG に印加された V_{tg} （ -15V ）を緩和する方向に働くため、ボトムゲート端子 BG の V_{bg} により n チャネルが形成され、ドレイン電流に応じてデータライン 103 のデータライン電圧 V_D は、図 14（a）に示すように、プリチャージ電圧 V_{pg} から時間の経過とともに徐々に低下する傾向を示す。

すなわち、光蓄積期間 T_a における光蓄積状態が暗状態で、チャネル領域に正孔が蓄積されていない場合には、図 13（e）、図 14（a）に示すように、トップゲート TG に負バイアスがかかることによって、ボトムゲート BG の正バイアスが打ち消され、ダブルゲート型フォトセンサ 10 は OFF 状態となり、ドレイン電圧、すなわち、データライン 103 の電圧 V_D が、ほぼそのまま保持されることになる。

【0015】

一方、光蓄積状態が明状態の場合には、図 13（d）、図 14（a）に示すように、チャネル領域に入射光量に応じた正孔が捕獲されているため、トップゲート TG の負バイアスを打ち消すように作用し、この打ち消された分だけボトムゲート BG の正バイアスによって、ダブルゲート型フォトセンサ 10 は ON 状態となる。そして、この入射光量に応じた ON 抵抗に従って、データライン 103 の電圧 V_D は、低下することになる。

【0016】

したがって、図 14（a）に示したように、データライン 103 の電圧 V_D の変化傾向は、トップゲート TG へのリセットパルス ϕ_{Ti} の印加によるリセット動作の終了時点から、ボトムゲート BG に読み出しパルス ϕ_{Bi} が印加されるまでの時間（光蓄積期間 T_a ）に受光した光量に深く関連し、蓄積されたキャリア

○
が少ない場合には緩やかに低下する傾向を示し、また、蓄積されたキャリアが多い場合には急峻に低下する傾向を示す。そのため、読み出し期間 T_{read} がスタートして、所定の時間経過後のデータライン 103 の電圧 V_D を検出することにより、あるいは、所定のしきい値電圧を基準にして、その電圧に至るまでの時間を検出することにより、照射光の光量が換算される。

【0017】

上述した一連の駆動制御を 1 サイクルとして、 $i+1$ 番目の行のダブルゲート型フォトセンサ 10 にも同等の処理手順を繰り返すことにより、ダブルゲート型フォトセンサ 10 を 2 次元のセンサシステムとして動作させることができる。

なお、図 12 に示したタイミングチャートにおいて、プリチャージ期間 T_{prch} の経過後、図 13 (f)、(g) に示すように、ボトムゲートライン 102 にローレベル（例えば $V_{bg}=0V$ ）を印加した状態を継続すると、ダブルゲート型フォトセンサ 10 は OFF 状態を持続し、図 14 (b) に示すように、データライン 103 の電圧 V_D は、プリチャージ電圧 V_{pg} を保持する。このように、ボトムゲートライン 102 への電圧の印加状態により、ダブルゲート型フォトセンサ 10 の読み出し状態を選択する選択機能が実現される。

【0018】

【発明が解決しようとする課題】

上述したような従来技術に係るフォトセンサシステムにおいては、以下に示すような問題を有していた。

(イ) 上述したダブルゲート型フォトセンサを 2 次元のセンサシステムとして動作させるために、2 次元配列された 1 行毎のダブルゲート型フォトセンサに対して、リセットパルス及びプリチャージ電圧の印加を行い、光蓄積期間の経過後に読み出しパルスを印加するという一連の処理手順を行い、かつ、該処理手順を各行毎に順次繰り返して行う駆動制御方法が採用されていた。

【0019】

そのため、 n 本の走査線を有する 2 次元マトリクスの場合、1 画面のスキャンを行うためには、1 番目から最後の n 番目まで n 回同様の動作をシリアルに行わなければならない、2 次元センサの画素数（走査線数）が多くなるほど、また、ダ

○

ブルゲート型フォトセンサへの入射光量が低くなるほど、光蓄積期間を含めた動作処理時間が増大するという問題を有していた。よって、1画面分の全フォトセンサのスキャン時間（動作処理時間）が経過するまで被写体を静止させておかなければならない等の制約が生じ、実用化の範囲が極めて制限されるという問題を有していた。

【0020】

（ロ）上述したダブルゲート型フォトセンサを適用した2次元のセンサシステムにおいては、被写体画像を良好に読み取るために、光蓄積期間を適切に設定する必要がある。ここで、適切な光蓄積期間は、外光照度や種々の周囲の条件に依存して異なるため、スキャン開始前に光蓄積期間を複数段階に変えて読み取り動作を行い、その結果に応じて、光蓄積期間の最適値を求める手法が採用されていた。

そのため、上述したような各行毎に「リセット動作→光蓄積動作→プリチャージ動作→読み出し動作」を1サイクルとしてn行繰り返す、という従来の駆動制御方法にしたがって、上記事前読み出し動作を行うと、まず、光蓄積期間をある適当な値に設定して全画面読み出しを行い、次いで、光蓄積期間を変更して、再度全画面読み出しを行う動作を複数回繰り返さなくてはならず、事前読み込み動作に要する時間が極めて長くなってしまい、迅速に適切な感度で被写体画像の読み取り動作を開始することができないという問題を有していた。

【0021】

そこで、本発明は、上述した問題を解決し、ダブルゲート型フォトセンサを2次元のセンサシステムに適用した場合に、スキャン時間を大幅に短縮し、また、より検出感度の高いスキャン動作を迅速に実行することができるフォトセンサシステムの駆動制御方法を提供することを目的とする。

【0022】

【課題を解決するための手段】

請求項1記載のフォトセンサシステムの駆動制御方法は、マトリクス状に配列された複数個のフォトセンサと、該フォトセンサの第1のゲート電極を行方向に接続した第1のゲートライン群と、前記フォトセンサの第2のゲート電極を行方

向に接続した第 2 のゲートライン群と、前記フォトセンサのドレイン電極を列方向に接続したデータライン群と、を備えたフォトセンサシステムの駆動制御方法において、該フォトセンサシステムの駆動制御方法は、前記第 1 のゲートライン群の所定のラインにリセットパルスを印加して、前記フォトセンサを初期化する第 1 のステップと、前記初期化終了後、プリチャージパルスに基づいて、前記データライン群の所定のラインに所定のプリチャージ電圧を印加するプリチャージ動作が終了したフォトセンサに対して、前記第 2 のゲートラインを介して読み出しパルスを印加して、前記初期化終了から前記読み出しパルスの印加までの電荷蓄積期間に蓄積された電荷による前記データラインの電圧変化を順次出力する第 2 のステップと、を含み、前記第 2 のステップにおける前記プリチャージパルスと読み出しパルスの各行毎の印加タイミングは、前記第 1 のステップにおけるリセットパルスと、前記第 2 のステップにおける前記プリチャージパルス及び前記読み出しパルスとの合計時間に設定されていることを特徴としている。

【 0 0 2 3 】

請求項 2 記載のフォトセンサシステムの駆動制御方法は、請求項 1 記載のフォトセンサシステムの駆動制御方法において、前記第 1 のステップにおいて、前記リセットパルスを前記第 1 のゲートライン群の各々に同時に印加し、前記第 2 のステップにおいて、前記データライン群の各々に順次、前記プリチャージ電圧を印加するとともに、前記第 2 のゲートライン群の各々に順次読み出しパルスを印加することを特徴としている。

請求項 3 記載のフォトセンサシステムの駆動制御方法は、前記第 1 のステップにおいて、前記リセットパルスを前記第 1 のゲートライン群の各々に順次印加し、前記第 2 のステップにおいて、前記第 1 のゲートライン群への前記第 1 のステップにおける前記リセットパルスの印加終了後、前記データライン群の各々に順次、前記プリチャージ電圧を印加するとともに、前記第 2 のゲートライン群の各々に、前記第 1 のステップにおける前記第 1 のゲートライン群への前記リセットパルスの印加順序に対して逆の順序で、読み出しパルスを印加することを特徴としている。

【 0 0 2 4 】

請求項 4 記載のフォトセンサシステムの駆動制御方法は、請求項 1 記載のフォトセンサシステムの駆動制御方法において、前記第 1 のステップにおいて、前記リセットパルスを実記第 1 のゲートライン群の各々に順次印加し、前記第 2 のステップにおいて、前記第 1 のステップと同期して、前記データライン群の各々に順次、前記プリチャージ電圧を印加するとともに、前記第 2 のゲートライン群の各々に、前記第 1 のステップにおける前記第 1 のゲートライン群への前記リセットパルスの印加順序に対して逆の順序で、読み出しパルスを印加するとともに、前記データライン群への所定のプリチャージ電圧の印加、及び、前記第 2 のゲートライン群への読み出しパルスの印加が終了し、前記第 1 のステップにおけるリセットパルスと、前記第 2 のステップにおける前記プリチャージパルス及び前記読み出しパルスとの合計時間経過後、前記データライン群の各々に順次、前記プリチャージ電圧を印加するとともに、前記第 2 のゲートライン群の各々に、前記読み出しパルスの印加順序と同じ順序で前記読み出しパルスを印加することを特徴としている。

【 0 0 2 5 】

請求項 5 記載のフォトセンサシステムの駆動制御方法は、請求項 1 乃至 4 のいずれかに記載のフォトセンサシステムの駆動制御方法において、前記第 1 のステップにおけるリセットパルスと、前記第 2 のステップにおける前記プリチャージパルスと、前記読み出しパルスは、相互に時間的に重ならないように設定されていることを特徴としている。

請求項 6 記載のフォトセンサシステムの駆動制御方法は、請求項 1 乃至 4 のいずれかに記載のフォトセンサシステムの駆動制御方法において、前記第 2 のステップにおける前記電荷蓄積期間は、前記第 1 のステップにおけるリセットパルスと、前記第 2 のステップにおける前記プリチャージパルス及び前記読み出しパルスとの合計時間を基準時間として、該基準時間の整数倍に相当する時間に設定されていることを特徴としている。

【 0 0 2 6 】

請求項 7 記載のフォトセンサシステムの駆動制御方法は、請求項 2 乃至 4 のいずれかに記載のフォトセンサシステムの駆動制御方法において、前記第 2 のステ

ップにおける前記電荷蓄積期間は、前記第 1 のステップにおけるリセットパルスと、前記第 2 における前記プリチャージパルス及び前記読み出しパルスとの合計時間を基準時間として、前記各行毎に異なる長さの時間に設定されていることを特徴としている。

請求項 8 記載のフォトセンサシステムの駆動制御方法は、請求項 1 乃至 4 のいずれかに記載のフォトセンサシステムの駆動制御方法において、前記フォトセンサは、半導体層からなるチャネル領域を挟んで形成されたソース電極及びドレイン電極と、少なくとも前記チャネル領域の上方及び下方に各々絶縁膜を介して形成されたトップゲート電極及びボトムゲート電極と、を有し、前記トップゲート電極を前記第 1 のゲート電極とするとともに、前記ボトムゲート電極を前記第 2 のゲート電極とし、前記チャネル領域に前記照射された光の量に対応する電荷が発生、蓄積されることを特徴としている。

【 0 0 2 7 】

【発明の実施の形態】

以下に、本発明に係るフォトセンサシステムの駆動制御方法の実施の形態について、図面を参照しながら説明する。なお、以下に示す実施形態においては、フォトセンサとして、上述したダブルゲート型フォトセンサを適用し、トップゲート電極を第 1 のゲート電極として電圧を印加することにより、フォトセンス機能を実現するとともに、ボトムゲート電極を第 2 のゲート電極として電圧を印加することにより、チャネル領域に蓄積された電荷量を読み出す機能を実現するものとして説明する。

【 0 0 2 8 】

<第 1 の実施形態>

図 1 は、本発明に係るフォトセンサシステムの駆動制御方法の第 1 の実施形態を示すタイミングチャートであり、図 2 は、本実施形態の変形例を示すタイミングチャートである。ここでは、図 1 1 に示したフォトセンサシステムを適宜参照しながら、駆動制御方法を説明する。

図 1、図 2 に示すように、本実施形態に係る駆動制御方法は、まず、ダブルゲート型フォトセンサ 1 0 のトップゲート端子 T G を行方向に接続するトップゲー

トライン 1 0 1 の各々に、順次リセットパルス $\phi T 1$ 、 $\phi T 2$ 、 $\dots \phi T n$ を印加してリセット期間 T_{reset} をスタートし、各行毎のダブルゲート型フォトセンサ 1 0 を初期化する。

【 0 0 2 9 】

次いで、リセットパルス $\phi T 1$ 、 $\phi T 2$ 、 $\dots \phi T n$ が立ち下がり、リセット期間 T_{reset} が終了することにより、光蓄積期間 T_a がスタートして、各行毎にダブルゲート型フォトセンサ 1 0 のトップゲート電極側から入射される光量に応じてチャネル領域に電荷（正孔）が発生し、蓄積される。ここで、図 1 に示すように、光蓄積期間 T_a 内に並行して、あるいは、図 2 に示すように、光蓄積期間 T_a の終了後に、プリチャージ信号 ϕpg を順次印加することにより、プリチャージ期間 T_{prch} をスタートし、データライン 1 0 3 にプリチャージ電圧を印加してダブルゲート型フォトセンサ 1 0 のドレイン電極に所定の電圧を保持させるプリチャージ動作が行われる。

【 0 0 3 0 】

次いで、光蓄積期間 T_a 及びプリチャージ期間 T_{prch} が終了したダブルゲート型フォトセンサ 1 0 に対して、他の行におけるリセット動作、プリチャージ動作及び読み出し動作のための各信号の印加タイミングと時間的に重ならないタイミングで、各行毎にボトムゲートライン 1 0 2 に順次読み出しパルス $\phi B 1$ 、 $\phi B 2$ 、 $\dots \phi B n$ を印加して、読み出し期間 T_{read} をスタートし、ダブルゲート型フォトセンサ 1 0 に蓄積された電荷に対応する電圧変化 $VD 1$ 、 $VD 2$ 、 $VD 3$ 、 $\dots VD m$ を、コラムスイッチ 1 1 3 によりデータライン 1 0 3 を介して読み出す。

ここで、照射光量の検出方法は、上述した従来技術と同様に、各データライン 1 0 3 の電圧 $VD 1$ 、 $VD 2$ 、 $VD 3$ 、 $\dots VD m$ の低下傾向を、読み出し期間 T_{read} がスタートして、所定の時間経過後の電圧値を検出することにより、あるいは、所定のしきい値電圧を基準にして、その電圧値に至るまでの時間を検出することにより、照射光量を換算する。

【 0 0 3 1 】

したがって、従来技術に示した駆動制御方法においては、1 サイクルの期間内

で「リセット動作→光蓄積動作→プリチャージ動作→読み出し動作」からなる一連の処理手順を実行し、当該処理手順を走査線数分シリアルに繰り返し行っていたのに対して、本実施形態においては、まず、トップゲートライン 1 0 1 を介して最初の行のダブルゲート型フォトセンサから順に、リセットパルス $\phi T 1$ 、 $\phi T 2$ 、 $\dots \phi T n$ を所定の時間間隔で連続的に印加するリセット動作を先行して実行しつつ、ダブルゲート型フォトセンサのうち、光蓄積期間 $T a$ が経過し、かつ、プリチャージ期間 $T prch$ が終了した最初の行のダブルゲート型フォトセンサから順に、他の行におけるリセット動作及びプリチャージ動作のための信号の印加タイミングと時間的に重ならないタイミングで、ボトムゲートライン 1 0 2 を介して読み出しパルス $\phi B 1$ 、 $\phi B 2$ 、 $\dots \phi B n$ を順次印加し、ドレイン電極の電圧変化 $V D 1$ 、 $V D 2$ 、 $V D 3$ 、 $\dots V D m$ を読み出す処理手順を実行する。

よって、各行毎の処理サイクルの一部を時間的にオーバーラップさせることができるとともに、リセット動作、プリチャージ動作、読み出し動作が時間的に重なって実行されることがないので、全ての行におけるリセット動作が終了する前に読み出し動作を行って、スキャン時間を大幅に短縮することができるとともに、2次元画面全体のスキャン動作を良好に行うことができる。

【0032】

ここで、上述したフォトセンサシステムの駆動制御方法における、各行毎の処理動作のタイミングについて、図面を参照して詳しく説明する。

図 3 は、上述したフォトセンサシステムの駆動制御方法における、各行毎の処理動作のタイミングを説明するタイミングチャートであり、図 4 は、各行毎の処理動作とリセットパルスのタイミングとの関係を説明するタイミングチャートである。

図 3 に示すように、本実施形態における各行毎の処理動作のタイミング（以下、遅れ時間 $T delay$ という）は、上述したように、各行の読み出し動作が他の行におけるリセット動作及びプリチャージ動作のための信号の印加タイミングと時間的に重ならないように、次式に示すような関係を有している。

$$T delay = T reset + T prch + T read \quad \dots\dots (1)$$

すなわち、遅れ時間 $T delay$ は、リセット期間 $T reset$ とプリチャージ期間 $T prc$

hと読み出し期間Treadとの総和に相当する時間に設定されている。

【0033】

(1) 式に示した遅れ時間Tdelayの設定条件は、以下のような理由によって定義付けられる。

一般に、フォトセンサシステムにおいては、ダブルゲート型フォトセンサへの入射光量に対する検出感度を高めるために、リセット期間Tresetに対して読み出し期間Treadを長く設定する必要がある、また、処理時間を最適化し、駆動制御を簡易にするために、光蓄積期間Taを一定に設定することが好ましい。

そこで、図4に示すように、各行毎の動作タイミングを考慮することなく、リセット動作をシリアルに連続して行い、各行毎に光蓄積期間Ta経過後に順次読み出し動作を実行する駆動制御方法について検討すると、光蓄積期間Taを短縮するために、全ての行におけるリセット動作が終了する前に読み出し動作を開始すると、リセット動作とプリチャージ動作、もしくは、読み出し動作の実行タイミングが時間的に重なってしまうことがあり、正確な読み出しができなくなってしまうことがある、という問題が生じる。

そのため、全行のリセット動作が終了するまで、次動作の開始を待たなければならず、それによって光蓄積期間Taの最小値が行数nに依存して制約を受け、検出感度の設定自由度が低下するとともに、行数nが増加すると、光蓄積期間Taが増大するという問題がある。

【0034】

そこで、本実施形態においては、上述したような問題を回避することを目的として、遅れ時間（特に、リセットパルスの間隔）Tdelayを、上記(1)式の関係に設定することにより、リセット動作相互間の期間にプリチャージ動作及び読み出し動作を実行し、各動作が時間的に重ならないように制御するとともに、全行のリセット動作が終了する前に読み出し動作を開始することが可能となる。

したがって、フォトセンサシステムにおける被写体画像のスキャン動作を最適に駆動制御しつつ、スキャン動作に要する時間を大幅に短縮することができる。

また、このとき、図4に示すように、光蓄積期間Taは次式のように表されるので、遅れ時間Tdelayを最小単位とする時間で光蓄積期間Taを任意に設定す

ることができ、外光照度や種々の周囲の条件に応じた適切な光蓄積期間を設定することができる。ここで、 k は 0 以上の整数である。

$$T_a = T_{\text{delay}} \times k + T_{\text{prch}} \quad \dots\dots (2)$$

【0035】

＜第 2 の実施形態＞

次に、本発明に係るフォトセンサシステムの駆動制御方法の第 2 の実施形態について、図面を参照して説明する。

本実施形態は、上述した第 1 の実施形態に示したような実際のスキャン動作に先立って行う、光蓄積期間の最適値（最適感度）を求める処理（以下、事前読み込み処理という）において、上記（1）、（2）式の設定条件を適用して、事前読み込み処理の所要時間を大幅に短縮したことを特徴とする。

図 5 は、請求項 2 記載のフォトセンサシステムの駆動制御方法における一実施形態を示すタイミングチャートである。ここでは、図 11 に示したフォトセンサシステムを適宜参照しながら、駆動制御方法を説明する。

【0036】

図 5 に示すように、本実施形態に係る事前読み込み処理の駆動制御方法は、まず、ダブルゲート型フォトセンサ 10 のトップゲート端子 TG を行方向に接続するトップゲートライン 101 の各々に、同時にリセットパルス $\phi T1$ 、 $\phi T2$ 、 $\dots \phi Tn$ を印加してリセット期間 T_{reset} を同時にスタートし、各行毎のダブルゲート型フォトセンサ 10 を初期化する。

次いで、リセットパルス $\phi T1$ 、 $\phi T2$ 、 $\dots \phi Tn$ が同時に立ち下がり、リセット期間 T_{reset} が終了することにより、全ての行におけるダブルゲート型フォトセンサ 10 の光蓄積期間 T_a が一斉にスタートして、各行毎のダブルゲート型フォトセンサ 10 のトップゲート電極側から入射される光量に応じてチャネル領域に電荷（正孔）が発生し、蓄積される。ここで、上記（1）式に示した遅れ時間 T_{delay} を単位時間として、図 5 に示すように、光蓄積期間 T_a を各行毎に遅れ時間 T_{delay} 分ずつ変化させて、他の行におけるプリチャージ動作及び読み出し動作のための各信号の印加タイミングと時間的に重ならないタイミングで、プリチャージ信号 ϕpg 及び読み出しパルス $\phi B1$ 、 $\phi B2$ 、 $\dots \phi Bn$ を印加する。

【0037】

すなわち、第1の実施形態と同様に、プリチャージ信号 ϕ_{pg} を光蓄積期間 T_a 内に並行して、あるいは、光蓄積期間 T_a の終了後に、遅れ時間 T_{delay} 間隔毎に順次印加することにより、プリチャージ期間 T_{prch} をスタートし、データライン103にプリチャージ電圧を印加してダブルゲート型フォトセンサ10のドレイン電極に所定の電圧を保持させるプリチャージ動作が行われる。

また、光蓄積期間 T_a 及びプリチャージ期間 T_{prch} が終了したダブルゲート型フォトセンサ10に対して、各行毎にボトムゲートライン102に読み出しパルス ϕ_{B1} 、 ϕ_{B2} 、… ϕ_{Bn} を遅れ時間 T_{delay} 間隔で順次印加することにより、読み出し期間 T_{read} をスタートし、各ダブルゲート型フォトセンサ10に蓄積された電荷に対応する電圧変化 $VD1$ 、 $VD2$ 、 $VD3$ 、… VDm が、コラムスイッチ113によりデータライン103を介して読み出される。

【0038】

したがって、従来技術に示した駆動制御方法においては、 x 段階の光蓄積期間の調整を可能とするためには、最適な感度を得るまでに、少なくとも、光蓄積期間を x 回異なる数値に設定して、その都度一画面を読み取らなければならなかったのに対して、本実施形態においては、まず、全ての行のダブルゲート型フォトセンサ10に同時に、リセットパルス ϕ_{T1} 、 ϕ_{T2} 、… ϕ_{Tn} を印加して、リセット動作及び光蓄積動作を同時に開始するとともに、読み出し動作を各行について順次、遅れ時間 T_{delay} 間隔で行うことにより、各行毎に光蓄積期間 T_a が遅れ時間 T_{delay} 間隔で増加するので、一画面の事前読み込み処理で行数分の異なる検出感度で読み込んだ画像を取得することができる。

【0039】

具体的には、図5に示したように、各行の光蓄積期間 T_a は、上記(2)式に示したように、遅れ時間 T_{delay} の整数倍(x)に設定され、1行目では x の値が0、2行目では $x=1$ 、 $n-1$ 行目では $x=n-2$ 、 n 行目では $x=n-1$ という関係になっている。

すなわち、一画面の読み込み処理で、 $x=0 \sim n-1$ までの行数分(n)の異なる感度に相当する読み込み処理が実行される。

よって、本実施形態に係る事前読み込み処理における一画面当たりの読み込み所要時間 T_p は、行数が n のセンサアレイ 100 の場合、次式のように表される。ここで、(1) 式より $T_{delay} = T_{reset} + T_{pg} + T_{read}$ である。

$$T_p = T_{delay} \times n \quad \dots\dots (3)$$

【0040】

そのため、 x ($x < n$) 段階の光蓄積期間の調整のために、一画面を一回読み込むだけで、必要な情報を得ることができ、事前読み込み時間を大幅に短縮することができる。

なお、本実施形態に係る駆動制御方法においては、全ての行のダブルゲート型フォトセンサに同時に、リセットパルスを印加する必要があるため、トップゲートドライバ 111 がそれに見合った十分な駆動能力を備えている必要があることはいうまでもない。

【0041】

<第3の実施形態>

次に、本発明に係るフォトセンサシステムの駆動制御方法の第3の実施形態について、図面を参照して説明する。

本実施形態は、事前読み込み処理において、上記(1)、(2)式の設定条件を適用して、事前読み込み処理の所要時間を短縮しつつ、光蓄積期間(検出感度に対応)の設定幅を拡大したことを特徴とする。

図6は、請求項3記載のフォトセンサシステムの駆動制御方法における一実施形態を示すタイミングチャートであり、図7は、本実施形態における光蓄積期間の設定幅の変化を示す概念図である。ここでは、図11に示したフォトセンサシステムを適宜参照しながら、駆動制御方法を説明する。

【0042】

図6に示すように、本実施形態に係る駆動制御方法は、まず、ダブルゲート型フォトセンサ10のトップゲート端子TGを行方向に接続するトップゲートライン101の各々に、遅れ時間 T_{delay} の時間間隔で順次リセットパルス ϕT_1 、 ϕT_2 、 $\dots \phi T_n$ を印加してリセット期間 T_{reset} をスタートし、各行毎のダブルゲート型フォトセンサ10を初期化する。



次いで、リセットパルス $\phi T1$ 、 $\phi T2$ 、 $\dots \phi Tn$ が立ち下がり、リセット期間 T_{reset} が終了することにより、光蓄積期間 Ta がスタートして、各行毎にダブルゲート型フォトセンサ 10 のトップゲート電極側から入射される光量に応じてチャネル領域に電荷（正孔）が発生し、蓄積される。

【0043】

ここで、最後のリセットパルス ϕTn が立ち下がった後、上記（1）式に示した遅れ時間 T_{delay} を単位時間として、図 6 に示すように、光蓄積期間 Ta を各行毎に遅れ時間 T_{delay} 分ずつ変化させて、他の行におけるプリチャージ動作及び読み出し動作のための各信号の印加タイミングと時間的に重ならないタイミングで、プリチャージ信号 ϕpg 及び読み出しパルス ϕBn 、 $\phi Bn-1$ 、 $\dots \phi B2$ 、 $\phi B1$ を印加する。

すなわち、プリチャージ信号 ϕpg を光蓄積期間 Ta 内に並行して、あるいは、光蓄積期間 Ta の終了後に、遅れ時間 T_{delay} 間隔毎に順次印加することにより、プリチャージ期間 T_{prch} をスタートし、データライン 103 にプリチャージ電圧を印加してダブルゲート型フォトセンサ 10 のドレイン電極に所定の電圧を保持させるプリチャージ動作が行われる。

【0044】

また、光蓄積期間 Ta 及びプリチャージ期間 T_{prch} が終了したダブルゲート型フォトセンサ 10 に対して、各行毎にボトムゲートライン 102 に読み出しパルス ϕBn 、 $\phi Bn-1$ 、 $\dots \phi B2$ 、 $\phi 1$ を遅れ時間 T_{delay} 間隔で順次印加することにより、 n 行目から読み出し期間 T_{read} をスタートし、ダブルゲート型フォトセンサ 10 に蓄積された電荷に対応する電圧変化 $VD1$ 、 $VD2$ 、 $VD3$ 、 $\dots V Dm$ が、コラムスイッチ 113 によりデータライン 103 を介して読み出される。

【0045】

このように、本実施形態においては、まず、1 行目から n 行目の順番、かつ、遅れ時間 T_{delay} 間隔で、各行に順次リセットパルス $\phi T1$ 、 $\phi T2$ 、 $\dots \phi Tn$ を印加して、リセット動作及び光蓄積動作を同時に開始するとともに、全ての行のリセット動作後、 n 行目から 1 行目の順番、かつ、遅れ時間 T_{delay} 間隔で、

各行に順次読み出しパルス ϕB_n 、 ϕB_{n-1} 、 \dots ϕB_2 、 ϕB_1 を印加して、読み出し動作を実行することにより、各行毎に光蓄積期間 T_a が遅れ時間 T_{delay} の 2 倍の時間間隔で増加するので、一画面の事前読み込み処理で行数分以上の調整段階を有する検出感度で読み込んだ画像を取得することができる。

【0046】

具体的には、図 7 に示すように、各行の光蓄積期間 T_a は、遅れ時間 T_{delay} の偶数倍 ($2 \times x$) に設定され、 n 行目では x の値が 0、 $n-1$ 行目では $x=1$ 、 $n-2$ 行目では $x=2$ 、 $n/2$ 行目では $x=n/2$ 、2 行目では $x=n-1$ 、1 行目では $x=n$ という関係になっている。

したがって、一画面の読み込み処理で、 $x=0 \sim n$ の行数分 (n) で、かつ、光蓄積期間 T_a が $0 \sim 2n$ (1 飛び) 倍の異なる感度に相当する読み込み処理が実行される。

ここで、本実施形態に係る事前読み込み処理における一画面当たりの読み込み所要時間 T_p は、行数が n のセンサレイ 100 の場合、次式のように表される。ここで、(1) 式より $T_{\text{delay}} = T_{\text{reset}} + T_{\text{pg}} + T_{\text{read}}$ である。

$$T_p = T_{\text{delay}} \times (3n/2 - 1) \quad \dots\dots (4)$$

そのため、事前読み込み処理を、光蓄積期間 T_a が $n \times T_{\text{delay}}$ 時間になるまで行う場合には、読み出し動作を一画面の半分 ($n/2$ 行目) まで行えばよいので、事前読み込み時間を大幅に短縮することができる。

【0047】

なお、本実施形態に係る駆動制御方法においては、光蓄積期間 T_a を遅れ時間 T_{delay} の 2 倍の時間間隔で変化させているため、第 2 の実施形態に比較して、遅れ時間 T_{delay} 間隔で細かく調整することはできないが、行数 n の 2 倍の段階まで感度調整の設定幅を広くすることができるので、例えば、行数 $n=256$ のセンサレイ 100 においても、512 段階まで感度調整を行うことができる。

また、本実施形態に係る駆動制御方法においては、各行毎に遅れ時間 T_{delay} 間隔で順次リセット動作を行う手法を採用しているので、トップゲートドライバに大きな駆動能力を備える必要がないが、リセット動作においては 1 行目から n 行目に方向に、また、読み出し動作においては n 行目から 1 行目方向に、それぞ

れ信号パルスの印加順序を変化させているため、例えば、ボトムゲートドライバ 112 のシフトレジスタにシフト方向を切り換える機能を備えている必要があることはいうまでもない。

【0048】

<第4の実施形態>

次に、本発明に係るフォトセンサシステムの駆動制御方法の第4の実施形態について、図面を参照して説明する。

本実施形態は、事前読み込み処理において、上記(1)、(2)式の設定条件を適用して、事前読み込み処理の所要時間を短縮しつつ、光蓄積期間(検出感度に対応)を細かく設定し、さらに、ドライバの駆動能力の増加を抑制したことを特徴とする。

図8は、請求項4記載のフォトセンサシステムの駆動制御方法における一実施形態を示すタイミングチャートであり、図9は、本実施形態における光蓄積期間の設定幅の変化を示す概念図である。ここでは、図11に示したフォトセンサシステムを適宜参照しながら、駆動制御方法を説明する。

【0049】

図8に示すように、本実施形態に係る駆動制御方法は、まず、ダブルゲート型フォトセンサ10のトップゲート端子TGを行方向に接続するトップゲートライン101の各々に、1行目からn行目の順番、かつ、遅れ時間 T_{delay} の時間間隔で順次リセットパルス ϕT_1 、 ϕT_2 、 $\dots \phi T_n$ を印加してリセット期間 T_{reset} をスタートし、各行毎のダブルゲート型フォトセンサ10を初期化するとともに、各リセット期間 T_{reset} が終了することにより、光蓄積期間 T_a がスタートして、各行毎にダブルゲート型フォトセンサ10のトップゲート電極側から入射される光量に応じてチャネル領域に電荷(正孔)が発生し、蓄積される。

【0050】

ここで、このリセットパルス ϕT_1 、 ϕT_2 、 $\dots \phi T_n$ の印加と同時に、ボトムゲートライン102の各々に、n行目から1行目の順番、かつ、遅れ時間 T_{delay} 間隔で、各行に順次読み出しパルス ϕB_n 、 ϕB_{n-1} 、 $\dots \phi B_2$ 、 $\phi 1$ を印加して、読み出し動作を実行する。

そして、最下行（ n 行目）のリセットパルス ϕT_n が立ち下がった後、 $1 T_{delay}$ 時間経過後に、最下行（ n 行目）から $n/2$ 行目まで、遅れ時間 T_{delay} 間隔で、再度読み出しパルス ϕB_n 、 ϕB_{n-1} 、 $\dots \phi B_{n/2}$ を順次印加する。

すなわち、本実施形態における各行の光蓄積期間 T_a は、1行目から $n/2$ 行目までは、1行目に設定される光蓄積期間 $T_a = (n-2) \times T_{delay}$ から、各行毎に $2 \times T_{delay}$ 間隔ずつ減少するように、遅れ時間 T_{delay} の偶数倍に設定され、また、 $n/2+1$ 行目から n 行目までは、 $n/2+1$ 行目の光蓄積期間 $T_a = (n-1) \times T_{delay}$ から、各行毎に $2 \times T_{delay}$ 間隔ずつ減少するように、遅れ時間 T_{delay} の奇数倍に設定される。

【0051】

このようにして、各行毎に設定された光蓄積期間 T_a に蓄積された電荷に対応する電圧変化 VD_1 、 $\dots VD_m$ を、コラムスイッチ 113 によりデータライン 103 を介して読み出す。

具体的には、各行毎の光蓄積期間 T_a は次式のように表わせる。

$$T_a = T_{delay} \times k \quad \dots\dots (5)$$

ここで、 k は変数であって、図9に示すように、1行目では k の値が $n-2$ 、2行目では $k = n-4$ 、 $\dots\dots n/2-1$ 行目では $k = 2$ 、 $n/2$ 行目では $k = 0$ 、 $n/2+1$ 行目では $k = n-1$ 、 $n/2+2$ 行目では $k = n-3$ 、 $\dots\dots n-1$ 行目では $k = 3$ 、 n 行目では $k = 1$ という関係になっているので、一画面の読み込み処理で、 $x = 0 \sim n$ の行数分（ n ）で、かつ、光蓄積期間 T_a が $1 T_{delay}$ 間隔で異なる感度に相当する読み込み処理が実行される。

【0052】

また、本実施形態に係る事前読み込み処理における一画面当たりの読み込み所要時間 T_p は、行数が n のセンサアレイ 100 の場合、次式のように表されるので、事前読み込み時間を大幅に短縮することができる。ここで、(1) 式より $T_{delay} = T_{reset} + T_{pg} + T_{read}$ である。

$$T_p = T_{delay} \times (3n/2 + 1) \quad \dots\dots (6)$$

なお、本実施形態に係る駆動制御方法においては、読み出し動作を 1.5 画面分行っているため、光蓄積期間 T_a を遅れ時間 T_{delay} 間隔で細かく調整するこ



とができるとともに、各行毎に遅れ時間 T_{delay} 間隔で順次リセット動作を行う手法を採用しているので、トップゲートドライバに大きな駆動能力を備える必要がないが、リセット動作においては 1 行目から n 行目に方向に、また、読み出し動作においては n 行目から 1 行目方向に、それぞれ信号パルスの印加順序を変化させているため、例えば、ボトムゲートドライバ 1 1 2 のシフトレジスタにシフト方向を切り換える機能を備えている必要があることはいうまでもない。

【 0 0 5 3 】

【発明の効果】

請求項 1 記載の発明によれば、フォトセンサを 2 次元配列して構成されるフォトセンサシステムにおいて、リセットパルスとプリチャージパルスと読み出しパルスとの合計時間間隔で、連続的にリセット動作を実行しつつ、フォトセンサのうち、電荷蓄積期間が経過し、かつ、プリチャージ期間が終了した最初の行のダブルゲート型フォトセンサから順に、他の行におけるリセット動作、プリチャージ動作、読み出し動作のタイミングと時間的に重ならないように、ボトムゲートラインを介して読み出しパルスを順次印加し、ドレイン電極の電圧変化を読み出す処理手順を実行する駆動制御方法を有しているため、各行毎の処理サイクルの一部を時間的にオーバーラップさせることができるとともに、他の行におけるリセット動作、プリチャージ動作、読み出し動作と時間的に重なって実行されることがなく、全ての行におけるリセット動作が終了する前に読み出し動作を行って、スキャン時間を大幅に短縮することができるとともに、2 次元画面全体のスキャン動作を良好に行うことができる。

【 0 0 5 4 】

請求項 2 記載の発明によれば、フォトセンサを 2 次元配列して構成されるフォトセンサシステムにおいて、まず、全ての行のフォトセンサに同時に、リセットパルスを印加して、一斉にリセット動作及び電荷蓄積動作を同時に開始し、リセットパルスとプリチャージパルスと読み出しパルスとの合計時間間隔で、かつ、他の行におけるプリチャージ動作及び読み出し動作のための信号の印加タイミングと時間的に重ならないタイミングで、ボトムゲートラインを介して読み出しパルスを順次印加し、ドレイン電極の電圧変化を読み出す処理手順を実行する駆動

制御方法を有しているので、一画面のスキャン動作により、行数分の異なる検出感度の出力を得ることができ、事前読み込み時間を大幅に短縮することができる。

【0055】

請求項3記載の発明によれば、フォトセンサを2次元配列して構成されるフォトセンサシステムにおいて、まず、1行目からn行目の順番、かつ、リセットパルスとプリチャージパルスと読み出しパルスとの合計時間間隔で、各行に順次リセットパルスを印加して、リセット動作及び電荷蓄積動作を開始するとともに、全ての行のリセット動作後に、n行目から1行目の順番、かつ、上記合計時間間隔で、各行に順次読み出しパルスを印加して、読み出し動作を実行する駆動制御方法を有しているので、各行毎の電荷蓄積期間を上記合計時間の2倍の間隔で増加させて、一画面のスキャン動作により、各行に順次リセット動作を行いつつ、行数分以上の調整段階を有する検出感度の出力を得ることができる。

【0056】

請求項4記載の発明によれば、フォトセンサを2次元配列して構成されるフォトセンサシステムにおいて、まず、1行目からn行目の順番、かつ、リセットパルスとプリチャージパルスと読み出しパルスとの合計時間間隔で、各行に順次リセットパルスを印加してリセット動作及び電荷蓄積動作を開始すると同時に、n行目から1行目の順番、かつ、上記合計時間間隔で、各行に順次読み出しパルスを印加して、読み出し動作を実行し、全ての行のリセット動作後に、n行目からn/2行目の順番、かつ、上記合計時間間隔で、各行に順次読み出しパルスを再度印加して、読み出し動作を実行する駆動制御方法を有しているので、各行毎に電荷蓄積期間が上記合計時間の間隔で設定され、一画面のスキャン動作により、各行に順次リセット動作を行いつつ、行数分の異なる検出感度の出力を得ることができる。

【0057】

請求項5記載の発明によれば、上記合計時間を構成するセットパルス、プリチャージパルス、読み出しパルスは、相互に時間的に重ならないように設定されているので、各行毎の処理サイクルの一部を時間的にオーバーラップさせて、全て

の行におけるリセット動作が終了する前に読み出し動作を行って、スキャン時間を大幅に短縮することができるとともに、2次元画面全体のスキャン動作を良好に行うことができる。

請求項6の発明によれば、電荷蓄積期間が、リセットパルスとプリチャージパルスと読み出しパルスとの合計時間を基準時間として、該基準時間の整数倍に相当する時間に設定されているので、該基準時間を単位として電荷蓄積時間を任意に設定することができる。

【0058】

請求項7記載の発明によれば、電荷蓄積期間が、リセットパルスとプリチャージパルスと読み出しパルスとの合計時間を基準時間として、各行毎に異なる長さの時間に設定されているので、一画面の事前読み込み処理で行数分の異なる検出感度で読み込んだ画像を得ることができ、事前読み込み時間を大幅に短縮することができる。

請求項8記載の発明によれば、上記フォトセンサシステムを、2次元配列したダブルゲート型フォトセンサにより構成しているので、2次元画面全体のスキャン時間、及び、事前読み込み処理の所要時間を大幅に短縮することができるとともに、外光照度や種々の周囲の条件に応じた適切な検出感度で被写体画像の読み取り動作を行うことができる。

【図面の簡単な説明】

【図1】

本発明に係るフォトセンサシステムの駆動制御方法の第1の実施形態を示すタイミングチャートである。

【図2】

本発明に係るフォトセンサシステムの駆動制御方法の第1の実施形態の変形例を示すタイミングチャートである。

【図3】

第1の実施形態に係るフォトセンサシステムの駆動制御方法における各行毎の処理動作のタイミングを説明するタイミングチャートである。

【図4】

第1の実施形態に係るフォトセンサシステムの駆動制御方法における各行毎の処理動作とリセットパルスのタイミングとの関係を説明するタイミングチャートである。

【図5】

本発明に係るフォトセンサシステムの駆動制御方法の第2の実施形態を示すタイミングチャートである。

【図6】

本発明に係るフォトセンサシステムの駆動制御方法の第3の実施形態を示すタイミングチャートである。

【図7】

第3の実施形態に係るフォトセンサシステムの駆動制御方法における光蓄積期間の設定幅の変化を示す概念図である。

【図8】

本発明に係るフォトセンサシステムの駆動制御方法の第4の実施形態を示すタイミングチャートである。

【図9】

第4の実施形態に係るフォトセンサシステムの駆動制御方法における光蓄積期間の設定幅の変化を示す概念図である。

【図10】

従来技術におけるダブルゲート型フォトセンサの構造を示す断面図である。

【図11】

従来技術におけるダブルゲート型フォトセンサを2次元配列して構成されるフォトセンサシステムの概略構成図である。

【図12】

フォトセンサシステムの駆動制御方法を示すタイミングチャートである。

【図13】

ダブルゲート型フォトセンサの動作概念図である。

【図14】

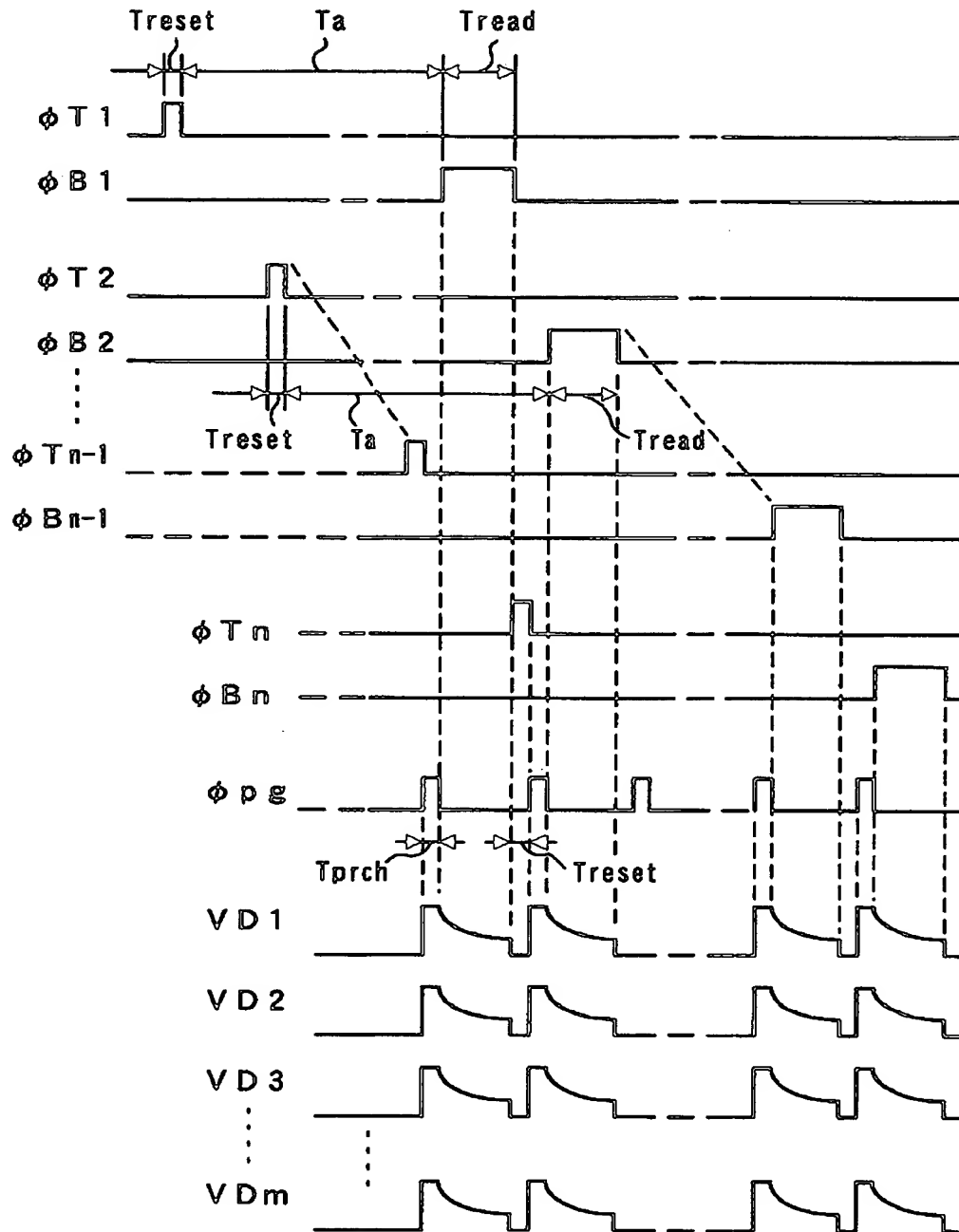
フォトセンサシステムの出力電圧の光応答特性を示す図である。

【符号の説明】

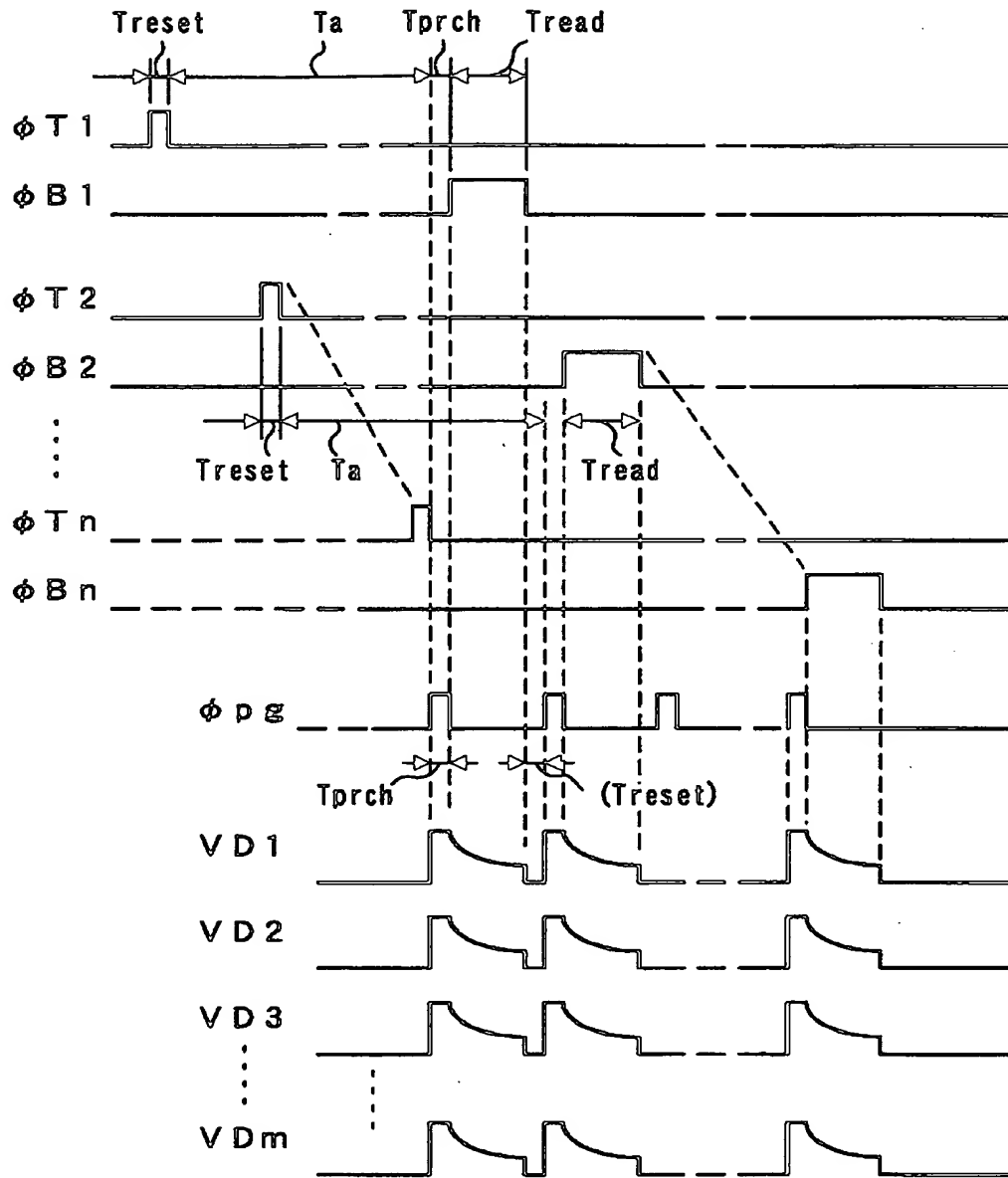
1 0	ダブルゲート型フォトセンサ
1 1	半導体薄膜
1 1 a	半導体層
2 1	トップゲート電極
2 2	ボトムゲート電極
1 0 0	センサアレイ
1 0 1	トップゲートライン
1 0 2	ボトムゲートライン
1 0 3	データライン
1 1 1	トップアドレスデコーダ
1 1 2	ローアドレスデコーダ
1 1 3	コラムスイッチ

【書類名】 図面

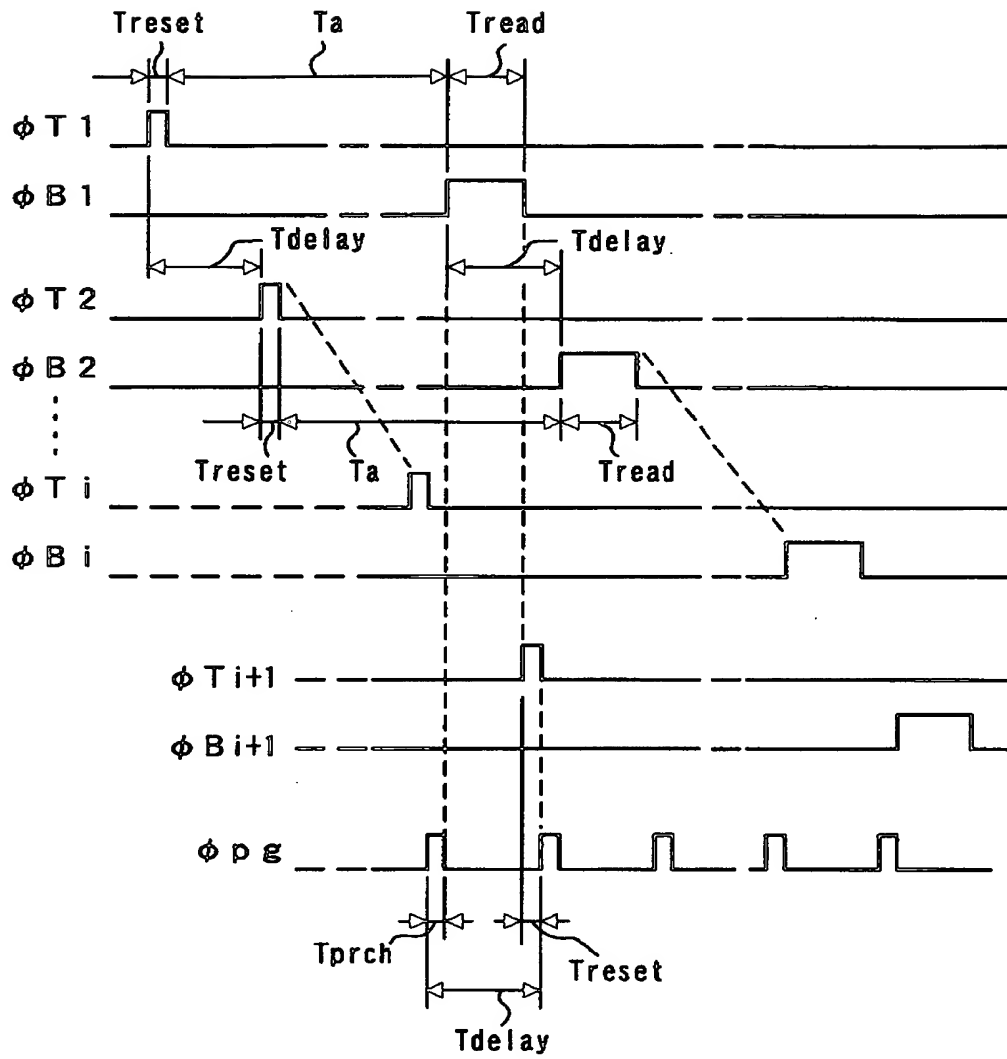
【図 1】



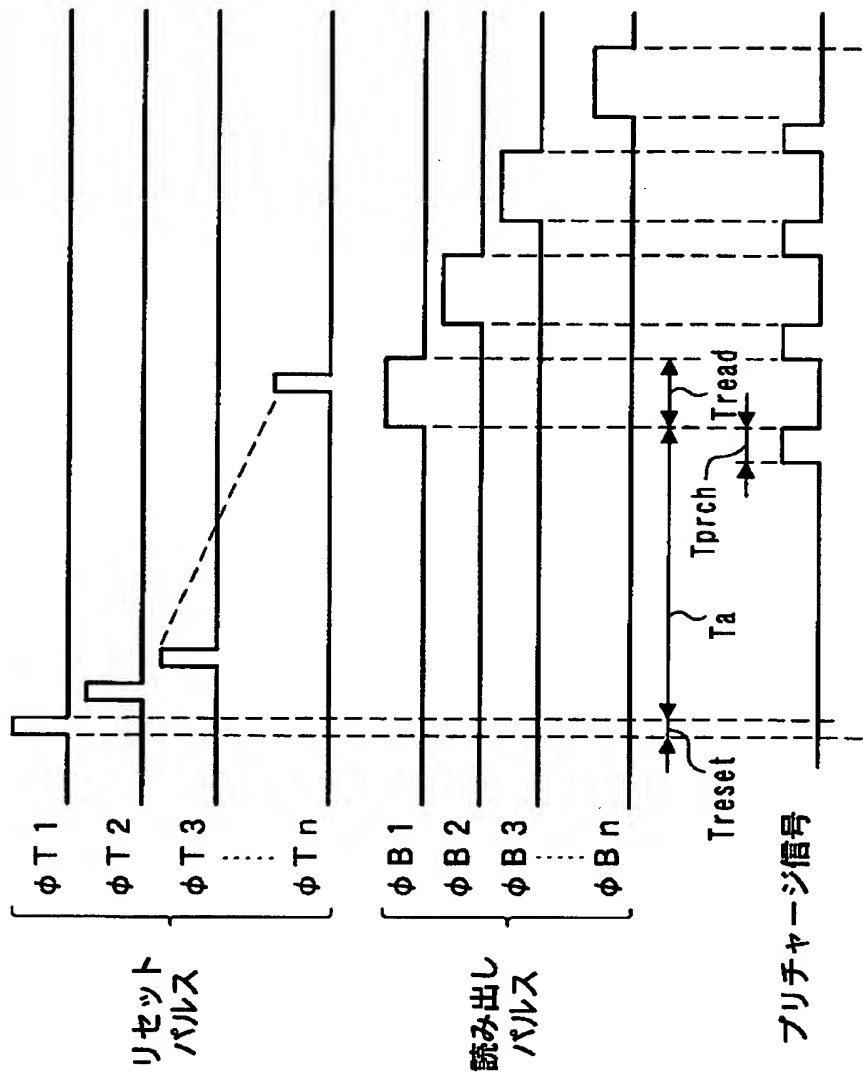
【図 2】



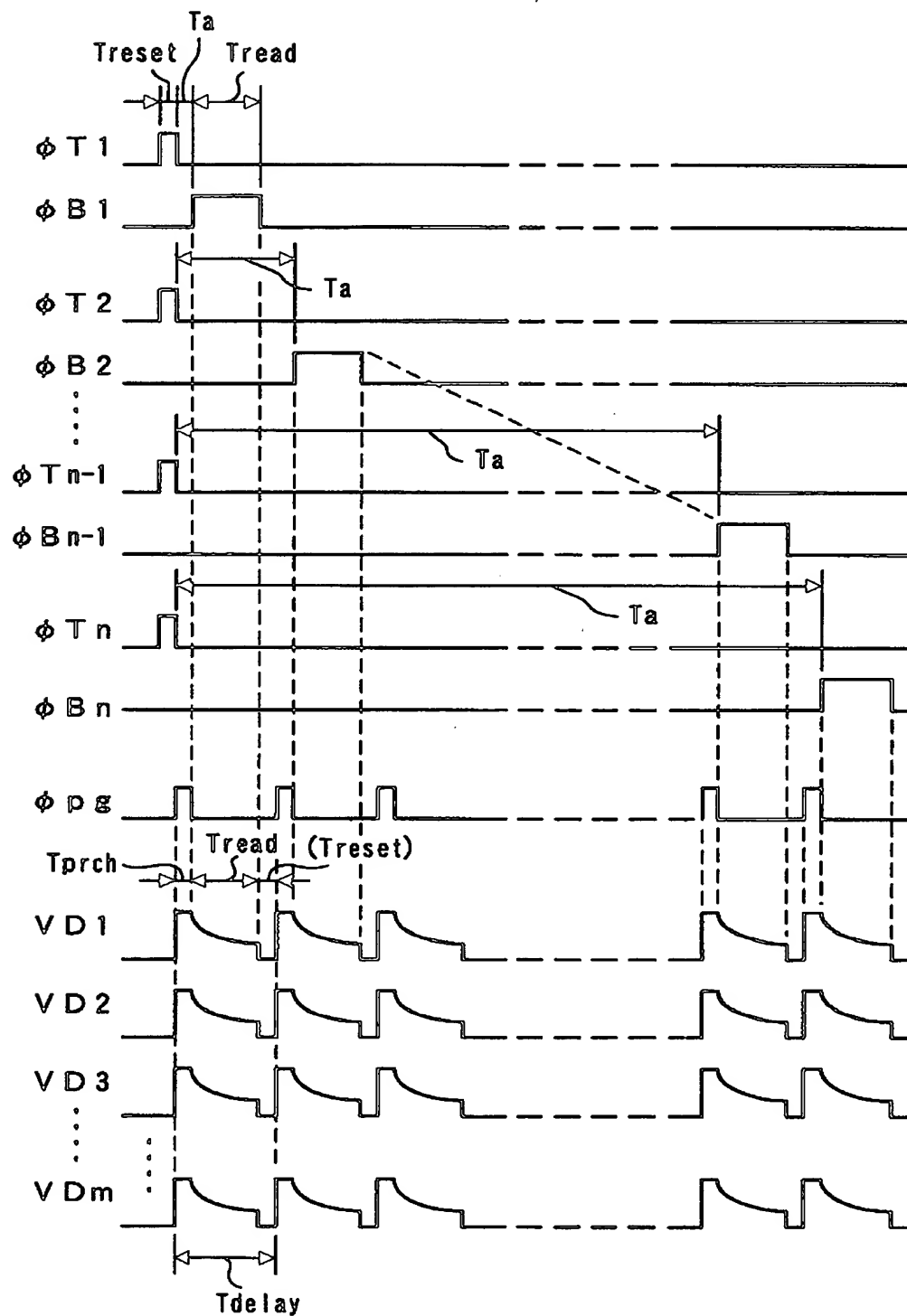
【図 3】



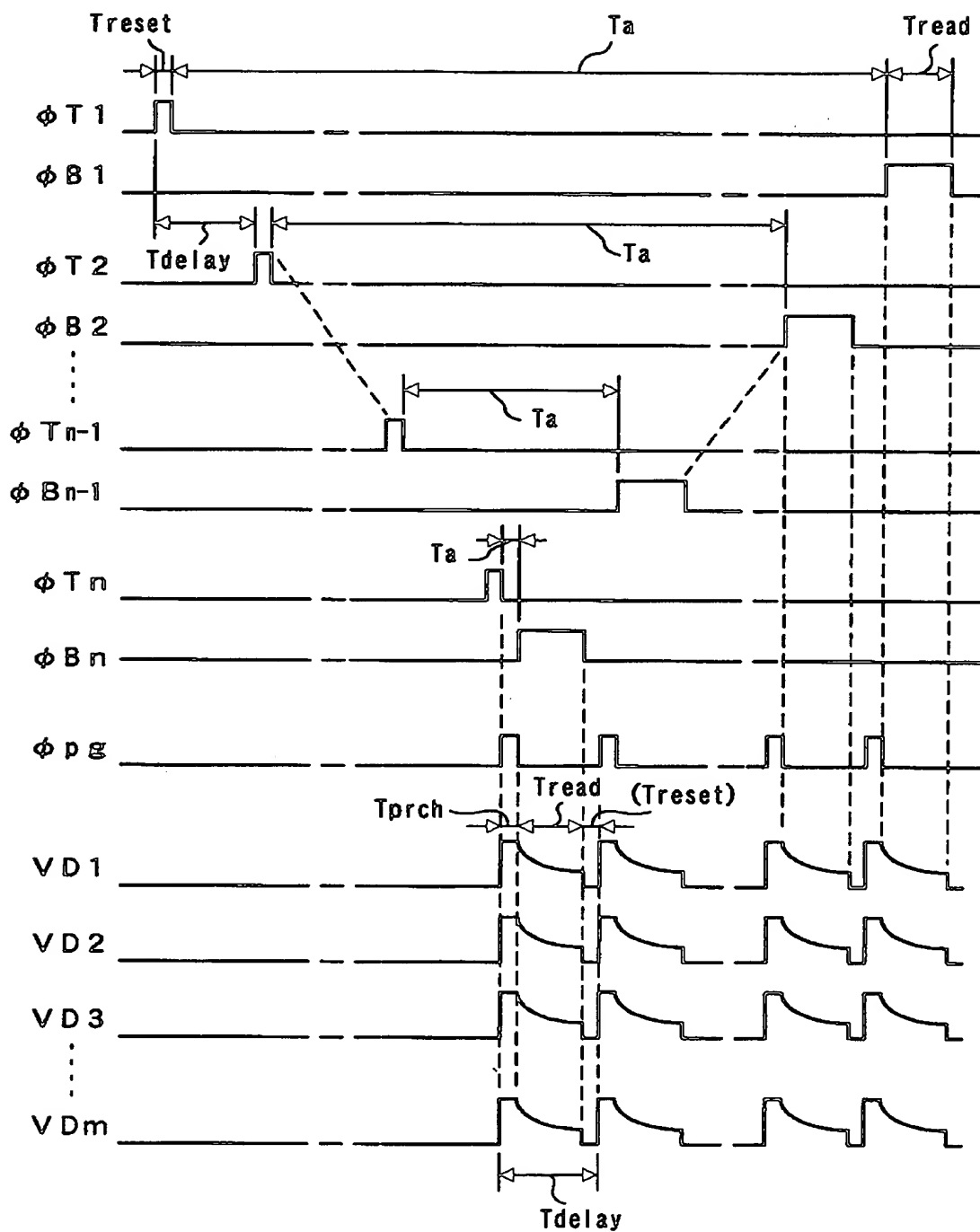
【図 4】



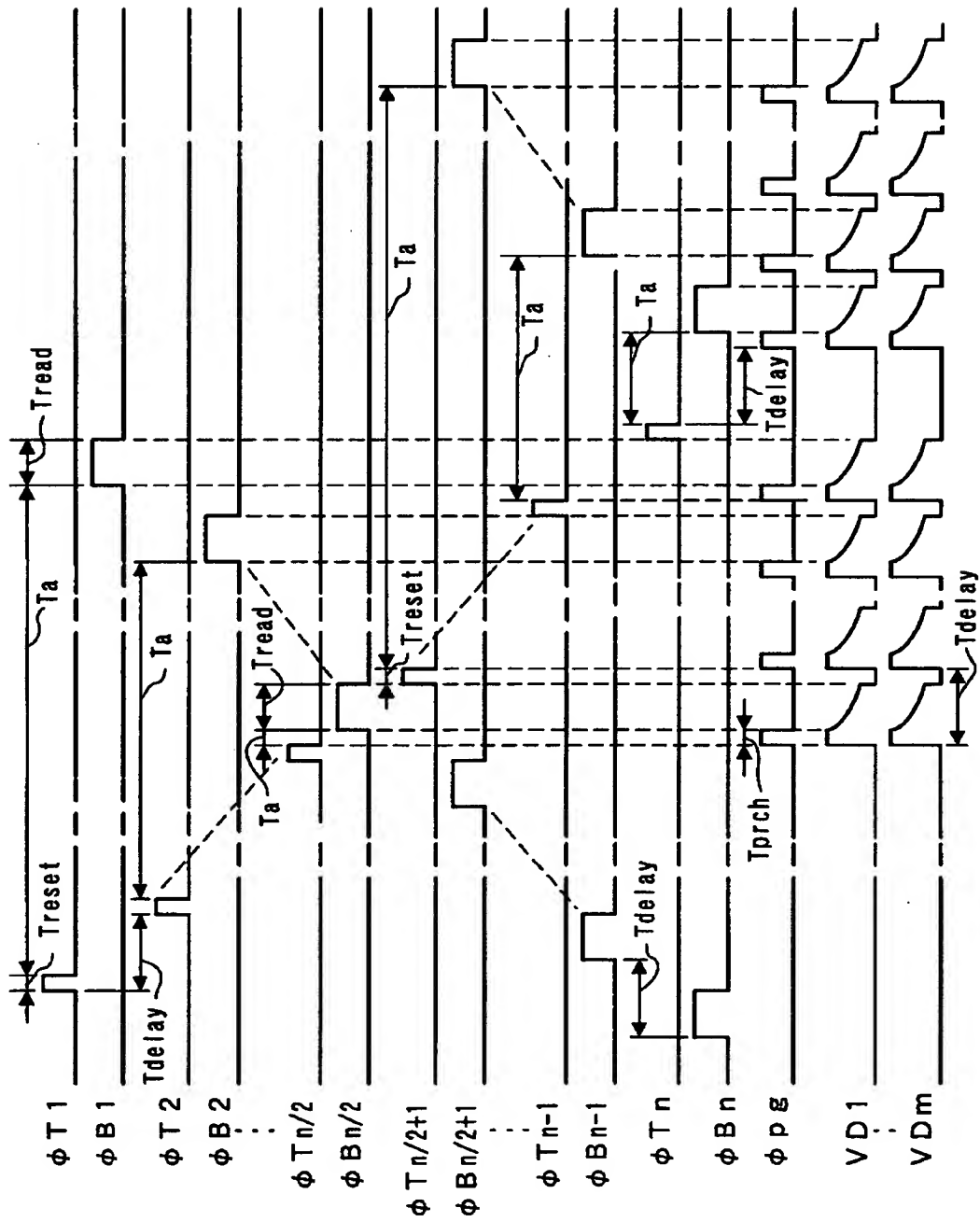
【図 5】



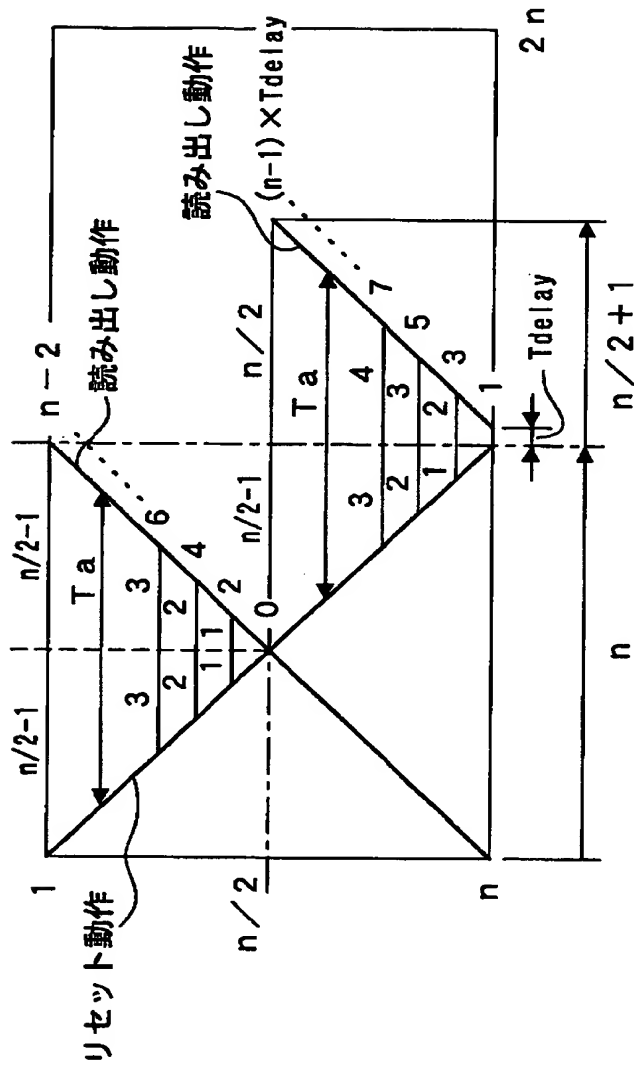
【図 6】



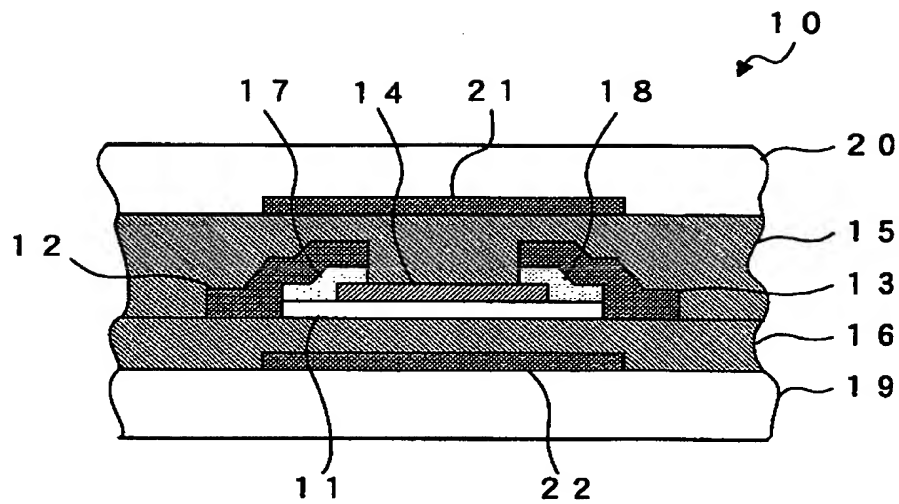
【图 8】



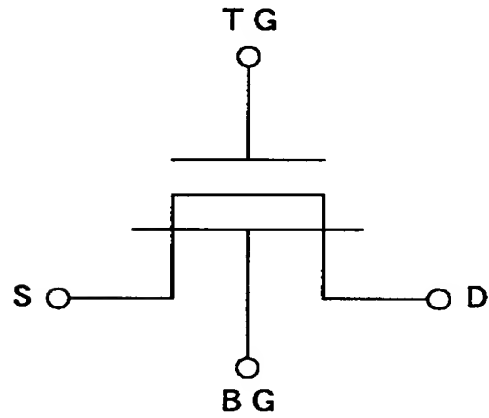
【図 9】



【図 10】

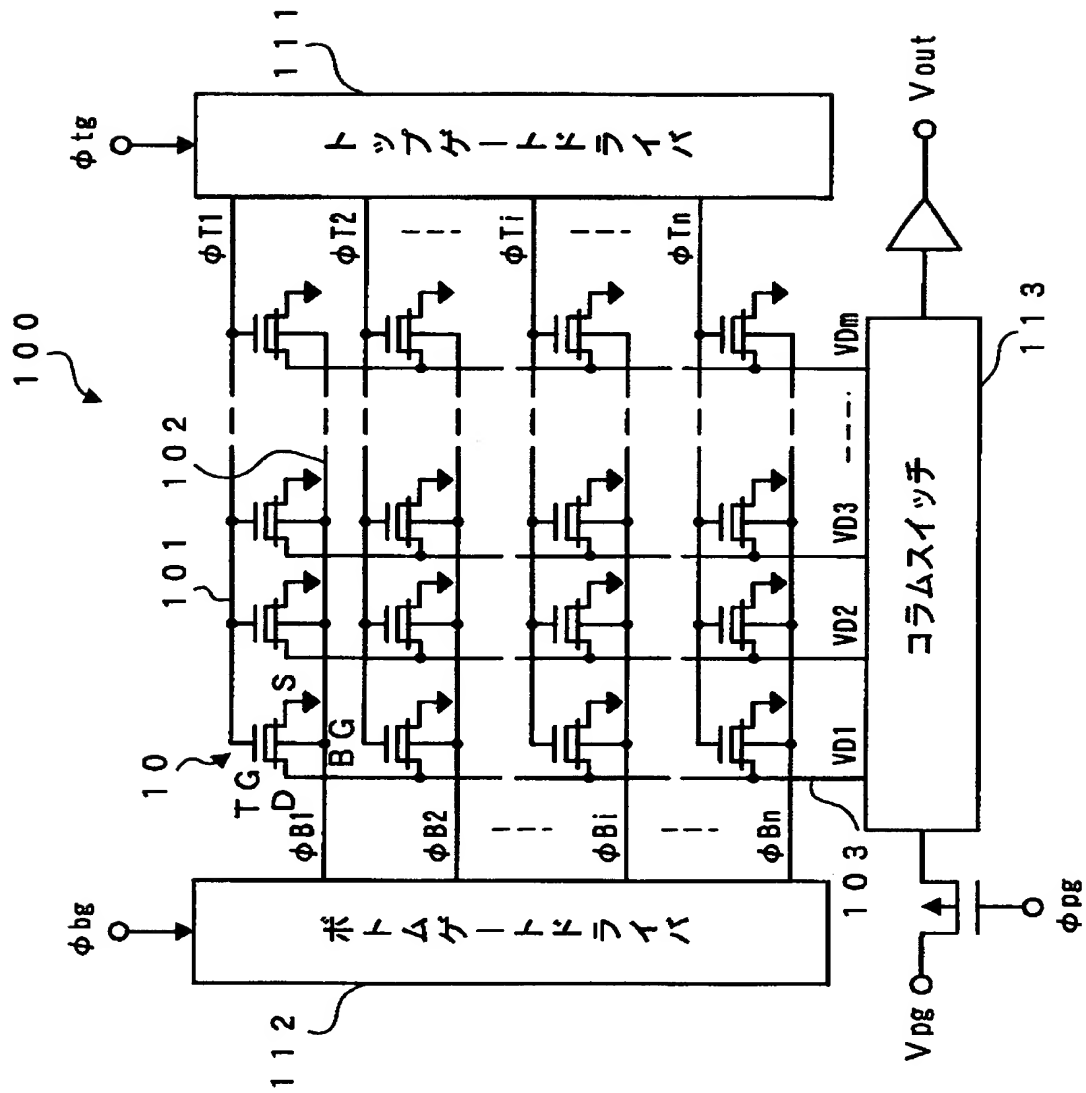


(a)

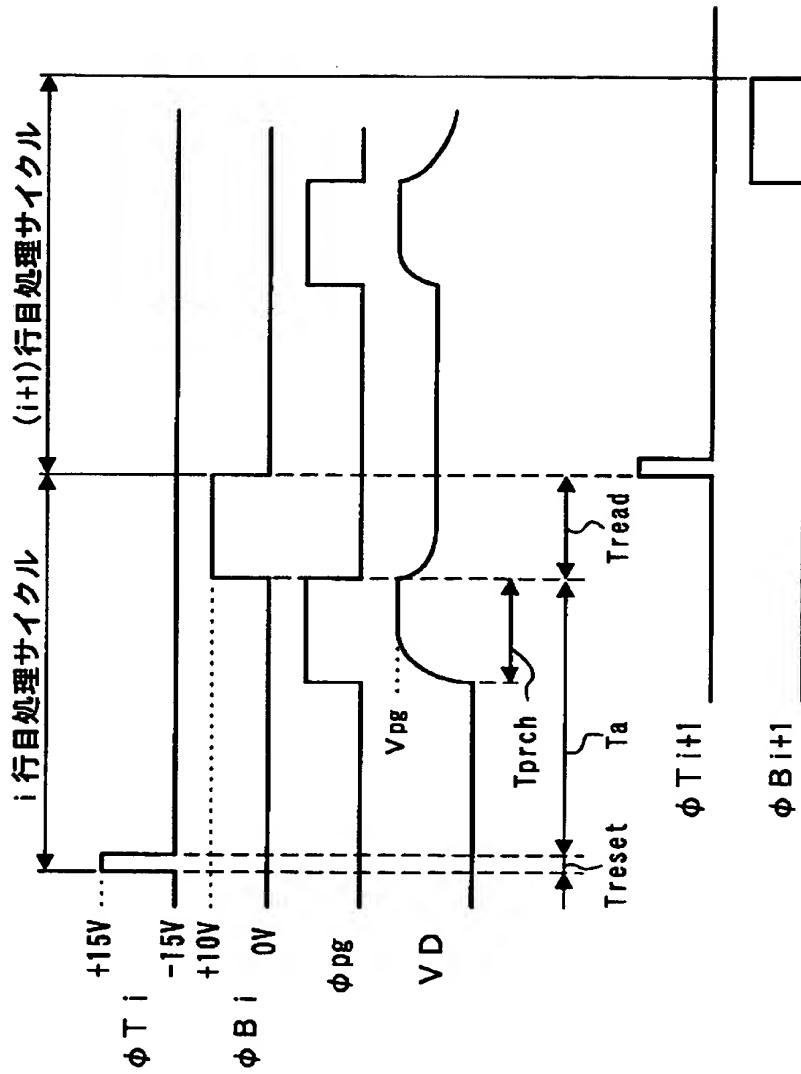


(b)

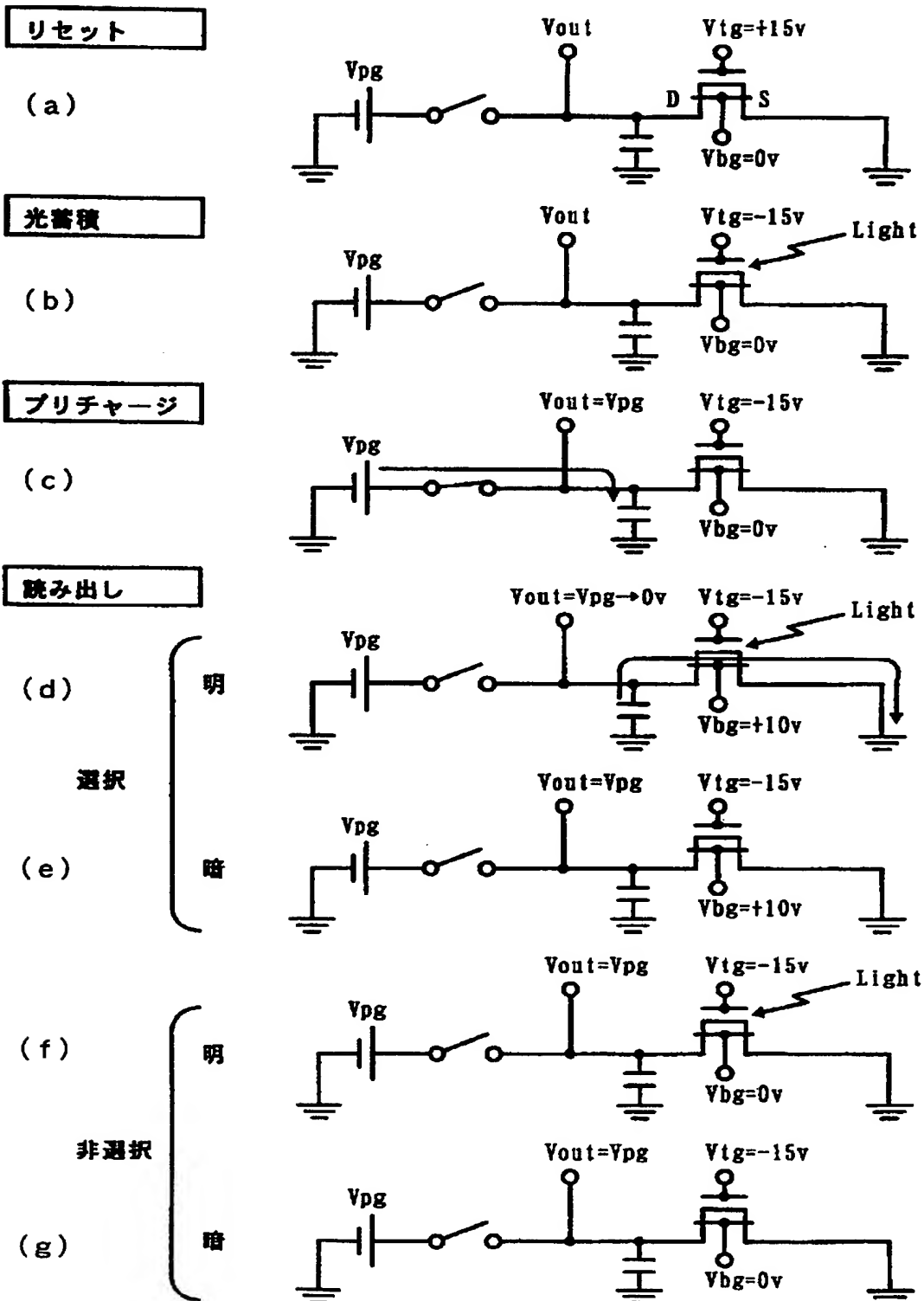
【図 1 1】



【図 12】

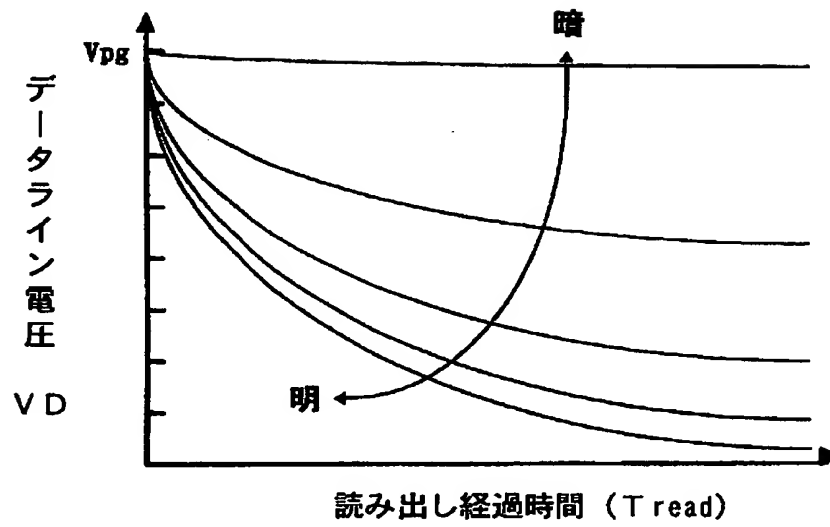


【図 13】



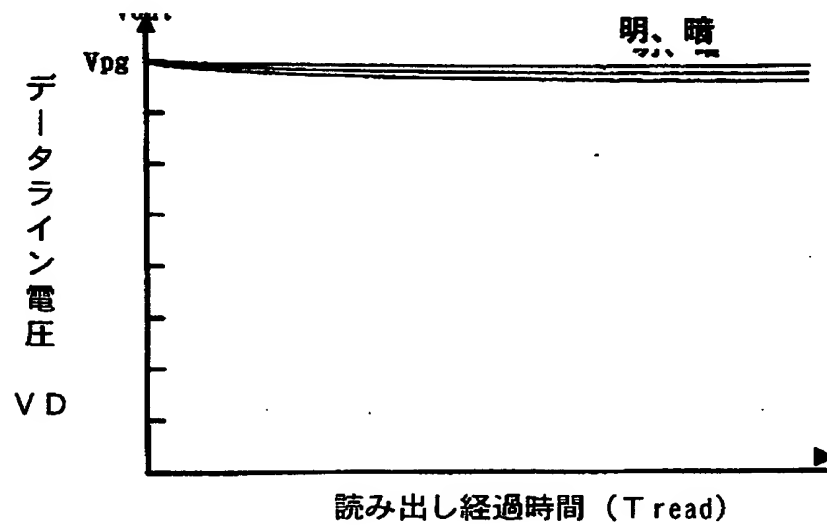
【図 14】

選択時



(a)

非選択時



(b)

【書類名】 要約書

【要約】

【課題】 ダブルゲート型フォトセンサを2次元のセンサシステムに適用した場合に、スキャン時間を大幅に短縮し、また、より検出感度の高いスキャン動作を迅速に実行することができるフォトセンサシステムの駆動制御方法を提供する。

【解決手段】 リセット期間 T_{reset} とプリチャージ期間 T_{prch} と読み出し期間 T_{read} との合計時間からなる遅れ時間 T_{delay} 間隔で、連続的にリセット動作を実行しつつ、光蓄積期間 T_a が経過し、かつ、プリチャージ期間 T_{prch} が終了したダブルゲート型フォトセンサから順に、上記遅れ時間 T_{delay} 間隔で、他の行におけるリセット動作、プリチャージ動作及び読み出し動作と時間的に重ならないように、ボトムゲートラインを介して読み出しパルスを順次印加し、ドレイン電極の電圧変化を読み出す処理手順を実行する。

【選択図】 図 3

認定・付加情報

特許出願の番号	平成11年 特許願 第252108号
受付番号	59900866302
書類名	特許願
担当官	第五担当上席 0094
作成日	平成11年 9月 8日

<認定情報・付加情報>

【提出日】 平成11年 9月 6日

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 1 4 4 3]

1. 変更年月日 1 9 9 8 年 1 月 9 日
[変更理由] 住所変更
住 所 東京都渋谷区本町 1 丁目 6 番 2 号
氏 名 カシオ計算機株式会社